PATENT ABSTRACTS OF JAPAN

(11)Publication number:

2001-007852

(43) Date of publication of application: 12.01.2001

(51)Int.CI.

H04L 12/56

(21)Application number: 11-175593

(71)Applicant: NEC CORP

(22)Date of filing:

22.06.1999

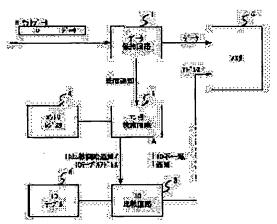
(72)Inventor: AOYANAGI TOSHIHIKO

(54) METHOD AND SYSTEM FOR STORING PACKET DATA WITH ID TO EACH MEMORY

(57) Abstract:

PROBLEM TO BE SOLVED: To speed up sorting and storing of packet data in a memory.

SOLUTION: An entry retrieval circuit 2 retrieves whether or not packet data with an ID the same as an ID of transferred packet data are stored in a memory by using an entry register 4. D ID table address obtained by the entry retrieval circuit 2 to read the corresponding ID table so as to compare whether or not the IDs are the same. In the case that the ID table to which the same ID is entered is found out, the address of a corresponding memory is confirmed and the packet data are stored to an address next to that of the packet data with the same ID having already been stored. In the case that the same ID is not yet entered, idle addresses of the entry register are entered and the ID is entered to the ID table denoted by the entry register and the packet data are stored into the address of the memory denoted by the ID table.



Best Available Copy

(16) B本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

a 特開2001-785 (P2001-7852A)

B 5K030

102

11/20

H04L

H04L 12/56

(51) Int. C1.7

(43)公開日 平成13年1月12日(2001.1.12)	テーセュード(粉批)
(43)公開日	14
	在別配身

1 0 2 Z 94001	(全5月)	(71)出題人 000004237 ロナ帝年本会社			100105511 弁理士 鈴木 康夫 (外1名)	Fターム(参考) 5KO30 GA01 KA06 LD17 MA13 9A001 BR03 BB04 FF03	
	OL	(71)出題人	· · · · · · · · · · · · · · · · · · ·	412 SK (71)	(74) 代理人	Fターム(番	
	審査請求 有 請求項の数5	钟 旗平11-175593	平成11年6月22日(1999. 6. 22)				
		(21) 出顧番号	(22) 出顧日				

(54) 【発明の名称】 I D付きパケットデータの I D別メモリ格納方法及び装置

(57) [東部]

【映図】 パケットデータのメモリへの整列格納を高速

テーブルが見つかった協合には、歓当するメモリのアド 【解決年段】 転送されてくるパケットデータの1口と れているかどうかをエントリ複衆回路2がエントリレジ リ検索回路2により得た有効なIDテーブルアドレスを 用いて歓当する1Dテーブルを試み込み、同一1Dかど うかの比較を行う。同一「口がエントリされている「D レスが確定し、パケットデータはすでに格納されている 同一1口がまだエントリされていない場合は、エントリ し、その1Dテーブルの示すメモリのアドレスにパケッ スタ4を用いて検索する。次にID比較回路3がエント レジスタの空いている樹所にエントリを行い、そのエン 同一1 口を移つパケットゲータがすでにメモリへ格被さ 同一1 ロのパケットデータの次アドレスに格納される。 トリレジスタの示す 1 ロテーブル上に 1 Dをエントリ

トデータを格託する。

1,1,1,4

₽Î 7. T

(体幹)である。

|請求項1| 順不同に転送されてくる所定フォーマッ この1口付きパケットゲータを、同一1口毎にメモリヘ 答納させるID付きパケットデータのID別メモリ格納

を示す有効1口が有るときには、放当する1Dテーブル 一致したときには前配1Dのパケットデータが格納 されているアドレスの次のメモリアドレスに前配受信し 竹配ID付きパケットデータを受信したときに、既にパ rットデータが前記メモリに格納されているか否かを I D毎に示すエントリレジスタを参照し、前配エントリレ ジスタにパケットデータがメモリに格納されていること を睨み出して前配受信したパケットデータの1 Dと比較 たパケットデータを格納することを特徴とする1口付き パケットゲータの1 D別メモリ格粧方法。

リされていないときには、前配エントリレジスタの空い ている場所にエントリを行い、そのエントリレジスタの 示す1ロテーブル上に1口をエントリし、その1ロテー とき、または前記比較の結果、同一の1Dがまだエント ブルの示す前記メモリのアドレスにパケットデータを格 【請求項2】 | 前配エントリレジスタに有効1口が無い **納することを特徴とする請求項1記載の1D付きパケッ** トゲータのID匹メホリ格種が符。

【請求項3】 顔不同に転送されてくる所定フォーマン トのID付きパケットデータを、同一ID毎にメモリへ 格赦させる1口付きパケットデータの1口別メモリ格権 被倒において、

前配転送されてくる10付きパケットデータを、同一1 D毎に格納するメモリと、

複数の異なるIDがエントリ可能に構成され、前配メモ リの上位アドレスに対応するIDテーブルアドレスと前 記メモリの下位アドレスに対応するページとを有してい る1ロデーブルと、

ットデータが格納されたとき当隊パケットデータのID 哲的1 ロテープルアドレスに対応し、世間メモリにパケ **前記ID付きパケットデータを受信して一時保持するデ** を、有効IDとしてエントリするエントリレジスタと、 ータ保持回路と、

受信通知を受けたときに、前配エントリレジスタを参照 **前配データ保持回路から前配ID付きパケットデータの** して前配有効IDを検索するエントリ検索回路と、

と、を備えていることを特徴とする1口付きパケットデ を比較し、一致したときには前配ページを参照して前配 **前配エントリ検索回路で検索された前配有効 I Dを入力 一ク保持回路に保持されているパケットデータの I Dと** メモリの回—1口が格部されているアドレスの次のアド レスを、世紀ゲーク保持回路に保持されているパケット ゲータを配徴するアドレスとして指定する I D比較回路 した 哲記 1 ロテーブルむら 哲記 1 ロテーブルアドレスを 既み出し、奴旣み出した10テーブルアドレスと前記が

仲間2001-7852

8

【語水頃4】 粒配エントリレジスタに粒配有効1口が -タのID別メモリ格納装置。

る比較の結果、前配エントリレジスタに一致する1口が として登録し、数エントリレジスタの前配有効!Dが示 リレジスタに 都配受信パケットゲータの 1 Dを有効 1 D タを格納することを特徴とする請求項3配載の1D付き 存在しないときには、哲記ID比較回路は、哲記エント す「ロテーブル上に「ロをエントリするとともに、貸し ロテーブルの示す 粒包メモリのア ドレスにパケットデー 登録されていないとき、または、前配1D比較回路によ 2

【酵水項5】 前記エントリレジスタとして、複数のエ ントリレジスタからなるエントリテーブルを備えている ことを特徴とする請求項3または4配数の1D付きパケ パケントデータの10別メモリ格納装置。 ットゲータの1 D別メモリ格被装置。.

[発明の詳細な説明]

[発明の属する技術分野] 本発明は、順不同に転送され てくるパケットゲータを、ID毎に監列させてメモリに 格謝する、1口付きパケットデータの1口別メモリ格納 [000]

[0000]

方法に関する。

ន

[従来の技術] 受信したパケットデータを、次段におい て効率的に処理するために、パケットデータの10年に 数列させてメモリに格納する方法が採用されている。

[0003] このような、パケットデータを10年に弦 トデータの10を全て配録し、新たに転送されてくるパ 列させてメモリに格納する方法は、一般的にソフトウェ ア、ファームウェアに倒るところが大きく、また、ハー ドウェアによって実現する場合、転送されてきたパケッ ることにより同一1口を有するパケットデータ毎にメモ ケットゲータのIDをIDテーブルの全エリアと比較す りに数列させて格託している。 ೫

[0004]

[発明が解決しようとする眼題] 上記従来のパケットデ **一ク整列格納力法は、転送されてきたパケットデータの** タのIDをIDテーブルの全エリアと比較しているので 「Dを全て配録し、新たに転送されてくるパケットデー 無駄な検索動作が多く、高選化が困難であるという問題

との比較を回避し、IDテーブルエリアのうち有効な街 分とだけID比較を行うことにより、高波なメモリへの [0005] 本発明の目的は、I Dテーブルの金エリア 数列格納方法を提供することにある。 \$

[0000]

【収囲を解決するための手段】本発明は、IDを1つ含 **頃不同に転送されてくるそれらパケットゲータを、同一** 1 D毎にメモリへ格納させる機能において、まずエント しだある決められたフォーマットのパケットゲータが、 司-10のもの、別10のもの、それぞれ複数存在し、

ಜ

€

参照2001-7852

リアジスタにより、既に結構されている1Dの被保を行 い、検索されたIDのみについて、低迷されたパケット ゲータの 1 Dとの比較を行って同一 1 Dのパケットゲー パケットゲータを [口別にメモリへ格納させることを特 タが既にメモリに格納されているか否かの判断を行い、

ずエントリ検索回路がエントリレジスタを用いて検索を 行う。次にID比較回路がエントリ検索回路により得た でにメモリへ格納されているかどうかを知るために、ま [0007] すなわち、本発明は、転送されてくるパケ ットデータの 1 Dと同一 1 Dを持つパケットデータがす 有効な「ロテーブルアドレスを用いて歓当する「ロテー ブルを試み込み、同一1口かどうかの比較を行う。

ルが見つかった場合には、該当するメモリのアドレスが [0008] 同一 [口がエントリされている [Dテーブ 協定し、パケットデータはすでに格納されている同一1 Dのパケットデータの次アドレスに格納される。

[0009] 関一[Dがまだエントリされていない場合 は、エントリレジスタの空いている場所にエントリを行 ハ、そのエントリレジスタの示す 1 ロテーブル上に 1 ロ をエントリし、その1Dテーブルの示すメモリのアドレ スにパケットデータを格納する。これにより、順不同に 55送されてくるパケットデータは、【 D毎に弦列させて 4モリに格能することができる。

[0010]

[発明の実施の形態] 図1は、本発明の実施の形態を示 すプロック図である。図1において、エントリ検索回路 テーブル 5 を備え、 I D 不一致通知をエントリ検索回路 2~復練し、また、1 ロー致時には、眩当するメモリ6 2は、有効な1ロテーブルアドレスを示すエントリレジ スタ4を編え、転送されてくるパケットデータを一時的 ブルアドレスを接続している。I D比較回路3は、I D に保持するゲータ保特回路1から受信通知が接続され、 また、ID比較回路3に対して比較開始通知とIDテー アドレスを生成し、出力する。

レジスタ4の各ピット番号は、IDテーブル5のTドレ [0011] 図2は、エントリレジスタ4と1ロテープ ル5とメモリ6アドレスの関係を示している。エントリ スに対応しており、1ロテーブル5に有効な1口のエン トリが有るか無いかを"1"、"0"により示してい [0012] IDテーブル5には、複数の異なるIDが エントリできるようになっており、1 Dとページを有し ている。1ロテーブルアドレスは、パケットデータを格 **的するメモリ6の上位アドレスを示し、1Dテーブル5** に母かれているページは、そのメモリ6の下位アドレス

示すフローチャートである。以下、本発明の動作につい [0013] 図3は、受信したパケットデータの同一[Dを検索し、メモリへ数列させて格制するまでの動作を に丝むしたいる。

S

[0014] データ保持回路1は、パケットデータを母 て図1~3を参照して説明する。

トリレジスタ4を聞み込み(ステップ10)、0ピット 信すると、一時的にそれを保持し、同時にエントリ検索 回路2~受信通知を行う。エントリ検索回路2は、エン 目から頃に、有効なIDテーブル5が有ることを示す "1"のピットを検索していく(ステップ11)。

【0015】"1"のピットを見つけた時点で、そのピ ット番号が示す有効 I Dテーブル 5のアドレスを保持

ントリ技衆回路2が示す有効なIDテーブルアドレスを 用いて1ロテーブル5を読み込み (ステップ12)、受 し、ID比較回路3~通知する。ID比較回路3は、エ **信したパケットデータの1Dと同一かどうかを比較する** (ステップ13)。

のページをインクリメントし、メモリ6アドレスの上位 [0016] 1Dが一致した場合には、1Dテーブル5 アドレスを10テーブルアドレス、下位アドレスをイン クリメントしたページ、として歓当するメモリ6~パケ

は、エントリ後霜回路2~ID不一致通知を行い、エン "1"のピットを検案し (ステップ11)、これを繰り 【0017】IDが不一致の場合には、ID比較回路3 トリ検索回路2は、衣ぎの有効1Dテーブルを示す ットデータを格納する。 20

合、または、エントリレジスタ4の全ピットを検索した は (ステップ15) 、転送されてきたパケットデータの I Dは初エントリと見なし、エントリレジスタ4の若番 1ロテーブル5に1口をエントリする。この際、ページ が有効な1 ロテープルに一致する1 Dが無かった場合に アットの"0"を"1"とした、そのアット梅舟が示す [0018] エントリレジスタ4がオール"0"の過 ຂ

[0019] 図4は、パケットデータの同一I Dを検索 し、メモリへ数列させて格林するまでの他の安権の形態 の動作例を説明するためのフローチャートである。その 基本的構成は図3と同様であるが、エントリできるID 格挺される。

の数を大きくする場合についてさらに工夫している。

は"0"とし、パケットデータは、歓当するメモリ6~

る。そして、このエントリテーブル100の中の1つの エントリレジスタ4に同一1口を見つけだすことが出来 なかった場合には、衣のエントリレジスタ4を読み出し [0020] 本安徳の形態においては、複数のエントリ レジスタ4からなるエントリテーブル100を儲えてい (ステップ101)、これを繰り返すことにより、エン トリID数を大幅に大きくすることができる。 **\$**

5パケットゲータが同一! D毎にメモリに数列して格納 されるため、メモリ上のパケットデータを次処理におい 【発明の効果】本発明によれば、順不同に転送されてく て高速に利用することが可能となる。

[0022] また、有効なIDテーブルの有無を示すエ ントリレジスタを設けることにより、全IDテーブルを **検索する必要が無いため、間-IDのエントリの有無を 高週に検索することにより、パケットデータのメモリヘ** の数列格納を高速化することができる。

[図画の簡単な説明]

[図2] 本発明におけるエントリレジスタと1Dテーブ |図1| 本発明の実施の形態を示すプロック図である。 **ルとメモリアドレスな関係を示す図である。**

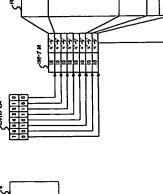
2 [図3] パケットデータの同一1口を検案し、メモリへ 数列させて格納するまでの動作例を説明するためのフロ

整列させて格納するまでの他の実施の形態における動作 [図4] パケットデータの同一! 口を検索し、メモリヘ 例を説明するためのフローチャートである。 -チャートである。 (作号の以明)

ゲーク保持回路

エントリレジスタ **メントリ複雑回路** ID比較回路

1 ロテーブル メモリ



[<u>8</u>

1,44,7-4 7.7

(図5)

Best Available Copy